

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-177680
 (43)Date of publication of application : 27.06.2003

(51)Int.CI.

G09F 9/30
 G02F 1/133
 G09G 3/20
 G09G 3/30

(21)Application number : 2001-378723

(22)Date of filing : 12.12.2001

(71)Applicant : SANYO ELECTRIC CO LTD

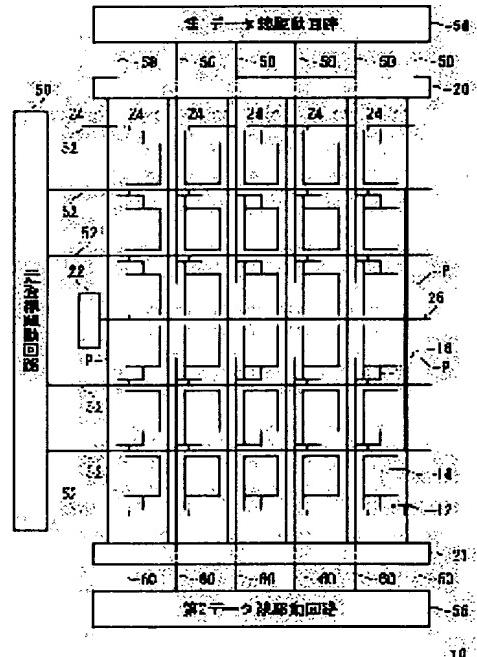
(72)Inventor : TSUCHIYA HIROSHI
 NOGUCHI YUKIHIRO
 HAMADA HIROYOSHI

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve lowering of the brightness of pixels due to effect of voltage drops.

SOLUTION: A sub-power source 22 is provided in a display device 10 including a plurality of pixels 12 which include respectively optical elements 14 and which are arranged in a matrix shape in addition to a first main power source 20 for supplying electric power to the respective optical elements 14. The display device 10 has a plurality of main power source lines 24 which are connected to the first main power source 20 and which are wired substantially in parallel with each other in the column direction of a matrix and a sub-power source line 26 which is connected to the sub-power source 22 and which is connected with the plurality of the main power source lines 24 in the row direction of the matrix at positions being relatively remote from the first main power source 20. Since electric power is supplied to the sub-power source line 26 from the sub-power source 22, lowering of the brightness due to voltage drops is improved even in the pixels 12 existing at positions being remote from the first main power source 20.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-177680

(P2003-177680A)

(43)公開日 平成15年6月27日(2003.6.27)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコト [*] (参考)
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 2 H 0 9 3
	3 3 8		3 3 8 5 C 0 8 0
	3 6 5		3 6 5 Z 5 C 0 9 4
G 0 2 F 1/133	5 2 0	G 0 2 F 1/133	5 2 0
	5 5 0		5 5 0

審査請求 未請求 請求項の数 6 O L (全 6 頁) 最終頁に続く

(21)出願番号 特願2001-378723(P2001-378723)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(22)出願日 平成13年12月12日(2001.12.12)

(72)発明者 土屋 博

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 野口 幸宏

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74)代理人 100105924

弁理士 森下 賢樹

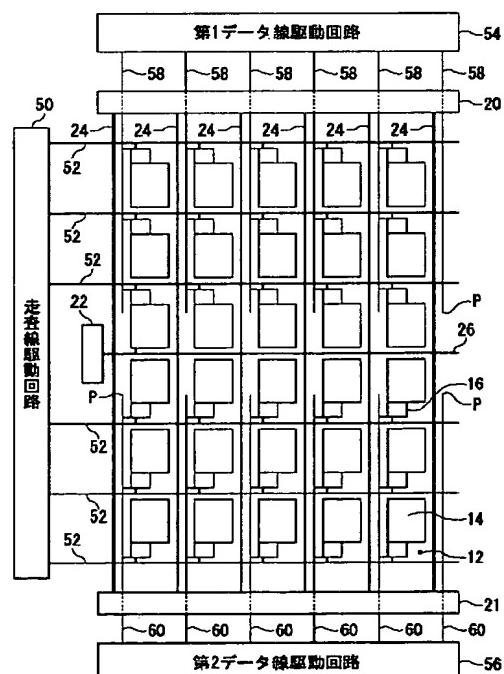
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】 電圧降下の影響により画素の明るさの低下を改善する。

【解決手段】 それぞれ光学素子14を含み、マトリクス状に配された複数の画素12を含む表示装置10に、光学素子14に電力を供給するための第1主電源20に加えて副電源22を設ける。表示装置10は、第1主電源20に接続され、マトリクスの列方向に実質的に互いに平行に配線される複数の主電源線24と、副電源22に接続され、第1主電源20から比較的遠い位置にて複数の主電源線24をマトリクスの行方向に接続する副電源線26とを有する。副電源22から副電源線26に電力が供給されるので、第1主電源20から遠い位置にある画素12であっても、電圧降下による明るさの低下が改善される。



【特許請求の範囲】

【請求項 1】 それぞれ光学素子を含み、マトリクス状に配された複数の画素と、
前記光学素子に電力を供給するための主電源および副電源と、
前記主電源に接続され、前記マトリクスの一方向に配線される複数の主電源線と、
前記副電源に接続され、前記主電源から比較的遠い位置にて前記複数の主電源線を前記一方向とは異なる他方向に接続する副電源線と、
を有することを特徴とする表示装置。

【請求項 2】 前記副電源線は、前記マトリクスを所定の個所で分割するように配置され、
前記副電源線を境に前記画素のレイアウトを反転させたことを特徴とする請求項 1 に記載の装置。

【請求項 3】 前記副電源線の線幅は、前記光学素子がマトリクス全体にわたって配置された際に、副電源線の両側に設けられた発光部間の距離よりも細くなるように形成されたことを特徴とする請求項 1 または 2 に記載の装置。

【請求項 4】 前記副電源線は走査線に実質的に平行に設けられることを特徴とする請求項 1 から 3 のいずれかに記載の装置。

【請求項 5】 前記副電源線は、前記データ線に実質的に垂直に設けられ、前記データ線と前記副電源線とが交差しないように、前記データ線の終端が前記副電源線の両側に設けられた画素近傍に配されていることを特徴とする請求項 1 から 4 のいずれかに記載の装置。

【請求項 6】 それぞれ光学素子を含み、マトリクス状に配された複数の画素と、
前記光学素子に電力を供給するための主電源および副電源と、
前記主電源に接続され、前記マトリクスの一方向に配線される複数の主電源線と、
前記副電源に接続され、電圧降下を補償する位置にて前記複数の主電源線を前記一方向とは異なる他方向に接続する副電源線と、
を有することを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は表示装置に関し、特に電圧降下によるアクティブマトリックス型表示装置の画素の明るさの低下を改善する技術に関する。

【0002】

【従来の技術】 近年、発光素子として機能する有機EL (OLED: Organic Light Emitting Diode) を用いた表示装置が、CRT や LCD に代わる表示装置として注目されている。例えば、OLED を駆動する素子として薄膜トランジスタ (Thin Film Transistor: 以下、単に T

F T という) を含む表示装置の研究開発が盛んに進められている。OLEDにはパッシブ型とアクティブ型があるが、アクティブ型のOLEDにおいては、ディスプレイの各画素にスイッチング用 TFT を配置し、輝度データ書き込み時以外でも点灯可能としている。

【0003】 図 4 は、アクティブ型有機ELディスプレイの一部の画素を示す回路図である。この有機ELディスプレイは、マトリクス状に配置された複数の画素 110 を含む。アクティブ型有機ELディスプレイでは、OLED である光学素子に流れる電流を画素内部に設けた駆動回路によって制御する。電源線 134 は画素領域外に設けられた電源 140 に接続され、マトリクス状に配された複数の画素 110 の列方向に配線されている。

【0004】 各画素 110 は、光学素子 OLED、TFT であるトランジスタ Tr 1 およびトランジスタ Tr 2、並びにコンデンサ C を含む。ここで、トランジスタ Tr 1 はスイッチング用、トランジスタ Tr 2 は光学素子 OLED を駆動する駆動用である。

【0005】 トランジスタ Tr 1 において、ゲート電極は走査線 130 に接続され、ソース (またはドレイン) 電極はデータ線 132 に接続され、ドレイン (またはソース) 電極はトランジスタ Tr 2 のゲート電極およびコンデンサ C の一方の電極に接続される。データ線 132 は定電圧源に接続され、光学素子 OLED に流れる電流を決定する輝度データが送られる。

【0006】 トランジスタ Tr 2 において、ゲート電極はトランジスタ Tr 1 のドレイン (またはソース) 電極に接続され、ソース電極は光学素子 OLED 1 のアノードに接続され、ドレイン電極は電源線 134 に接続される。電源線 134 には、実際に光学素子 OLED を発光させるための電圧が供給される。コンデンサ C において、一方の電極がトランジスタ Tr 1 のドレイン (またはソース) 電極とトランジスタ Tr 2 のゲート電極に接続され、他方の電極はトランジスタ Tr 2 のソース電極に接続される。

【0007】 光学素子 OLED は、アノードとカソードとの間に挟まれた発光素子層 114 を含む。光学素子 OLED のアノードはトランジスタ Tr 2 のソース電極に接続され、カソードは接地される。

【0008】 以上の構成による有機ELディスプレイの動作を説明する。まず、データ線 132 にデータ電位を与えるとともに走査線 130 をハイにすると、トランジスタ Tr 1 が導電する。このとき、コンデンサ C の電極の電位が上昇する。同時に、トランジスタ Tr 2 のゲート電極の電位もコンデンサ C の電極の電位と同じに推移する。

【0009】 トランジスタ Tr 2 のゲート電極の電位が所定値以上になると、その電圧に応じた電流が電源線 134 から光学素子 OLED に流れ、光学素子 OLED が発光する。走査線 130 をローにしても、トランジスタ

T_{r2} のゲート電位はコンデンサー C により保持されるので、光学素子 O LED は、トランジスタ T_{r2} のゲート電極に供給されるデータ電位に応じた輝度で発光しつづける。

【0010】

【発明が解決しようとする課題】従来の LCD は電圧駆動型であり、各素子はキャパシタであるので、電圧降下がほとんど生じなかった。しかし、上述した有機 E L ディスプレイは、定常的に直流電流が流れる電流駆動型の素子を用いるので、電源 140 から遠ざかるにつれて電圧降下による影響を受けて画素が暗くなるという問題がある。

【0011】本発明は、こうした課題に鑑みてなされたものであり、その目的は、電流駆動型のディスプレイにおいて、電圧降下の影響による画素の明るさの低下を改善する技術の提供にある。

【0012】

【課題を解決するための手段】本発明のある態様は表示装置に関する。この装置は、それぞれ光学素子を含み、マトリクス状に配された複数の画素と、光学素子に電力を供給するための主電源および副電源と、主電源に接続され、マトリクスの一方向に配線される複数の主電源線と、副電源に接続され、主電源から比較的遠い位置にて複数の主電源線を一方向とは異なる他方向に接続する副電源線と、を有する。ここで、主電源は画素領域の一端にひとつだけ設けられてもよく、また画素領域の両端にそれぞれひとつずつ設けられてもよい。主電源がひとつの場合、副電源線は画素領域において、主電源から最も遠い位置に配線されてよい。また、主電源がふたつの場合、副電源線はふたつの主電源の中心付近に配線されてよい。この表示装置は電流駆動型であってよい。副電源線による主電源からの距離に応じた電力供給の補強は、O LED などを利用する電流駆動型の表示装置に特に好適である。ここで、一方向とはマトリクスの列方向であってよく、他方向とはマトリクスの行方向であってよい。なお、一方向と他方向は互いに実質的に垂直であってもよいが、垂直であるとは限らず他方向は一方向に対して所定の角度を有してよい。また、複数の主電源線は実質的に互いに平行に配線されてよい。

【0013】副電源線は、マトリクスを所定の個所で分割するように配置されてよく、副電源線を境に画素のレイアウトを反転させてよい。各画素は、副電源線に遠い側に光学素子の駆動回路を含んでよい。

【0014】副電源線の線幅は、光学素子がマトリクス全体にわたって配置された際に、副電源線の両側に設けられた発光部間の距離よりも細くなるように形成されてよい。光学素子は、マトリクス全体にわたって均一に配置されてよい。ここで、発光部とは、光学素子において実際に発光する部分をいう。

【0015】副電源線は走査線に実質的に平行に設けら

れてよい。副電源線は、データ線に実質的に垂直に設けられ、データ線と副電源線とが交差しないように、データ線の終端が副電源線の両側に設けられた画素近傍に配されてよい。マトリクスの両側にデータ線駆動回路を配置してよく、各画素の駆動回路には、副電源線から遠い側からデータ信号を供給してよい。

【0016】本発明の別の態様も表示装置に関する。この装置は、それぞれ光学素子を含み、マトリクス状に配された複数の画素と、光学素子に電力を供給するための主電源および副電源と、主電源に接続され、マトリクスの一方向に配線される複数の主電源線と、副電源に接続され、電圧降下を補償する位置にて複数の主電源線をマトリクスの一方向とは異なる他方向に接続する副電源線と、を有する。

【0017】なお、以上の構成要素の任意の組合せ、本発明の表現を方法、装置、システム、などの間で変換したものもまた、本発明の態様として有効である。

【0018】

【発明の実施の形態】図 1 は本発明の第 1 の実施の形態に係る表示装置の平面図である。本実施の形態では、表示装置 10 は、複数の画素 12 がマトリクス状に配置されたアクティブ型の有機 E L ディスプレイである。各画素 12 は、その内部に発光素子として機能する O LED である光学素子 14 およびその駆動回路 16 を含む。駆動回路 16 は、電流駆動型の TFT を含む。

【0019】表示装置 10 は、光学素子 14 に電力を供給するための第 1 主電源 20 、第 2 主電源 21 、および副電源 22 、第 1 主電源 20 および第 2 主電源 21 に接続された複数の主電源線 24 、副電源 22 に接続された副電源線 26 を含む。本実施の形態において、複数の主電源線 24 は、マトリクスの列方向に実質的に互いに平行に配線される。

【0020】副電源線 26 は、複数の主電源線 24 をマトリクスの行方向に接続する。また、副電源線 26 は、第 1 主電源 20 および第 2 主電源 21 から比較的遠い位置にてマトリクスを行方向に分割するように配線される。ここで、副電源線 26 は、画素領域外に設けられた第 1 主電源 20 および第 2 主電源 21 の中心付近に配線される。

【0021】各画素 12 には、走査線駆動回路 50 に接続された走査線 52 から信号が供給される。また、本実施の形態において、表示装置 10 は副電源線 26 を境にして第 1 主電源 20 と同じ側に設けられた第 1 データ線駆動回路 54 および第 2 主電源 21 と同じ側に設けられた第 2 データ線駆動回路 56 を含む。副電源線 26 を境として第 1 主電源 20 と同じ側に設けられた画素 12 には第 1 データ線駆動回路 54 に接続された第 1 データ線 58 から信号が供給され、第 2 主電源 21 と同じ側に設けられた画素 12 には第 2 データ線駆動回路 56 に接続された第 2 データ線 60 から信号が供給される。

【0022】本実施の形態において、画素12のレイアウトは、副電源線26を境に反転される。各画素12の駆動回路16は副電源線26に遠い側に設けられる。副電源線26の線幅は、このようにして設けられた画素12の光学素子14がマトリクス全体にわたって均一に配置された際に、副電源線26の両側にある画素における光学素子の発光部間の距離よりも細くなるように形成される。

【0023】本実施の形態において、第1主電源20および第2主電源21に加えて副電源22を設けることにより、副電源線26に十分な電力を供給することができる。そのため、副電源線26を主電源から比較的遠い位置に配置すると、少ない本数で効果的に電圧降下を補償することができる。また、画素12のレイアウトを副電源線26を境に反転させることにより、副電源線26を配置すべきスペースが形成されるので、画素間隔を広げる必要なく、従来の表示装置と同様の大きさで、光学素子を均一な配置にすることができる。

【0024】また、副電源線26の線幅は、走査線52の線幅よりも広く形成されるのが好ましい。線幅を広くすることにより副電源線26の抵抗を低減することができ、電圧降下を抑えることができる。そのため、光学素子の明るさを均一に保つことができる。

【0025】副電源線26は第1データ線58および第2データ線60に実質的に垂直に配線される。第1データ線58および第2データ線60の終端Pは、副電源線26の両側に位置する画素12近傍に配される。これにより、第1データ線58および第2データ線60は、副電源線26と交差することなく各画素12に信号を供給することができる。各データ線58および60の終端Pが副電源線26と交差しないように配置されることにより、データ線58および60に副電源線26の電磁的影響を与えるのを避けることができる。

【0026】図2は、図1に示した表示装置の他の実施の形態を示す平面図である。本実施の形態において、図1に示した表示装置10と同じ構成には同様の符号を付し適宜その説明を略す。表示装置70は、データ線駆動回路80をひとつしか有しない点で図1に示した表示装置10と異なる。画素12の数が少ない場合は、副電源線26を境にして第2主電源21と同じ側に設けられた画素12にも第1主電源20と同じ側に設けられたデータ線駆動回路80に接続されたデータ線82から信号が供給されてもよい。

【0027】図3は、図1に示した表示装置の他の実施の形態を示す平面図である。本実施の形態において、図1に示した表示装置10と同じ構成には同様の符号を付

し適宜その説明を略す。表示装置90は、データ駆動回路80および主電源92をひとつしか有しない点で図1に示した表示装置10と異なる。この場合、副電源線26は主電源92から比較的遠い位置に配線される。ここでは、画素領域において主電源92から最も遠い位置に配線される。

【0028】以上、本発明を実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形が可能のこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。以下、そうした例を述べる。

【0029】実施の形態では、副電源線26が第1主電源20から比較的遠い位置に配線されたが、副電源線26は、電圧降下を補償するのに効果的な位置であればどこに配線されてもよい。副電源線26を電圧降下が激しい位置に配置すると、少ない本数で効果的に電圧降下を補償することができる。よって、副電源線26を設けることにより画素間隔を広げる必要なく、光学素子を均一な配置にすることができる。

【0030】また、表示装置の画素数が多い場合は、さらに複数の副電源22を設け、それらの副電源22にそれぞれ接続された副電源線26を画素間に適宜配置してよい。

【0031】

【発明の効果】本発明によれば、光学素子を均一に配置するとともに、電圧降下を低減することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態に係る表示装置の平面図である。

【図2】 図1に示した表示装置の他の実施の形態を示す平面図である。

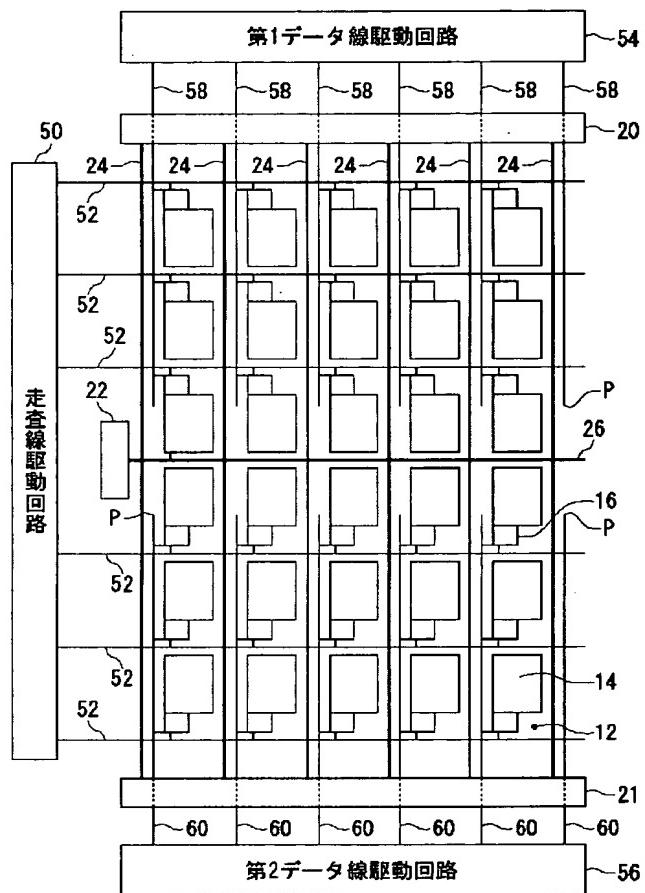
【図3】 図1に示した表示装置の他の実施の形態を示す平面図である。

【図4】 従来のアクティブマトリクス型有機ELディスプレイの一部の画素を示す回路図である。

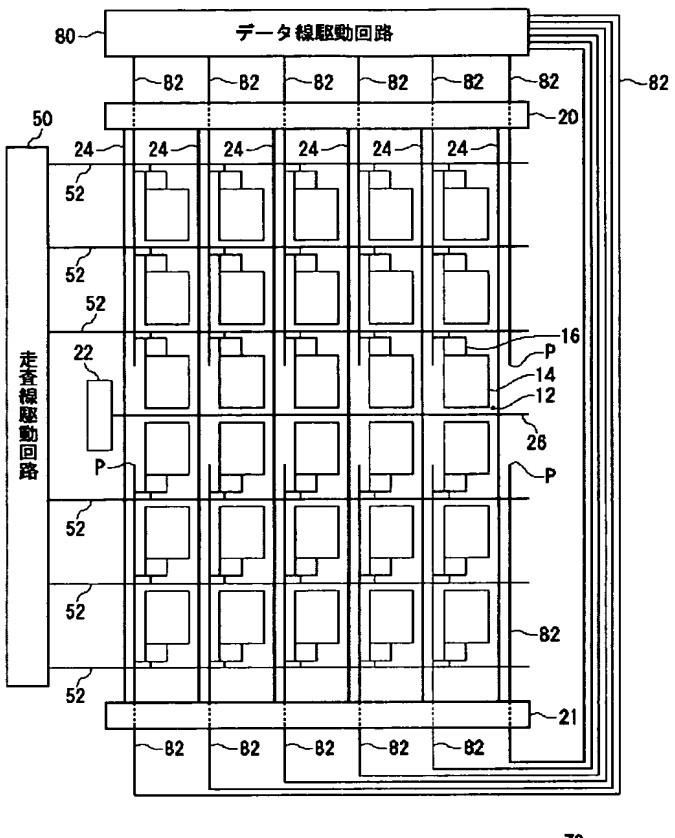
【符号の説明】

10···表示装置、 12···画素、 14···光学素子、 16···駆動回路、 20···第1主電源、 21···第2主電源、 22···副電源、 24···主電源線、 26···副電源線、 50···走査線駆動回路、 52···走査線、 54···第1データ線駆動回路、 56···第2データ線駆動回路、 58···第1データ線、 60···第2データ線、 70···表示装置、 80···データ線駆動回路、 82···データ線、 90···表示装置、 92···主電源。

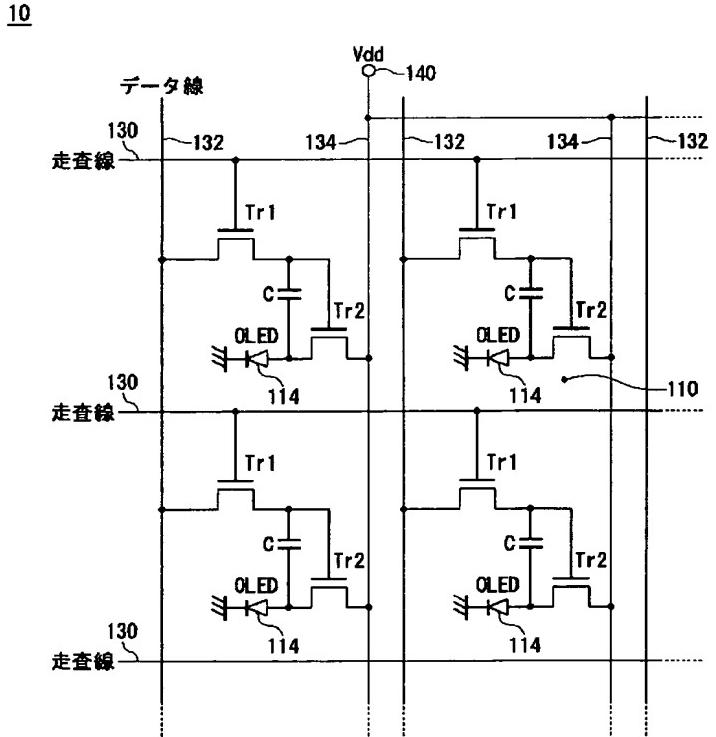
【図 1】



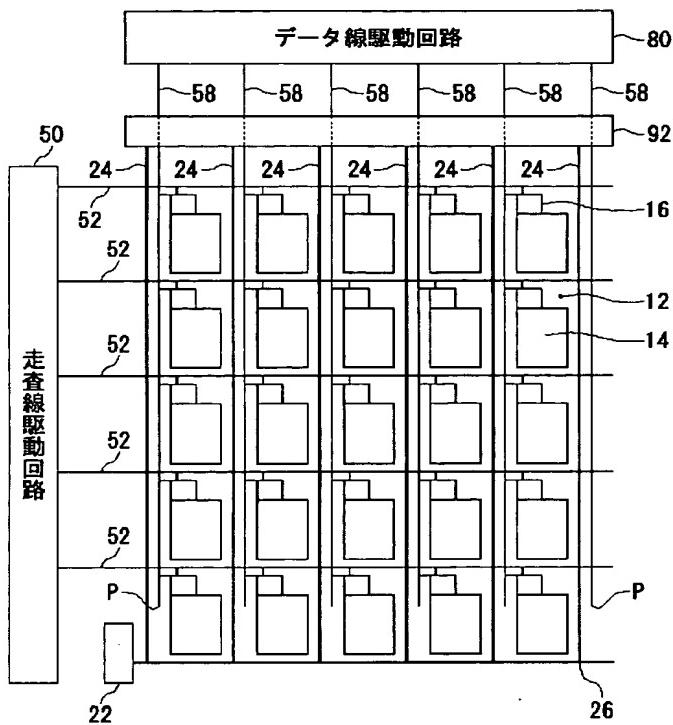
【図 2】



【図 4】



【図3】



90

フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

テーマコード (参考)

G 0 9 G 3/20

6 1 1

G 0 9 G 3/20

6 1 1 J

6 2 1

6 2 1 M

6 8 0

6 8 0 G

3/30

(72) 発明者 浜田 弘喜

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

3/30
F ターム (参考)

Z
2H093 NA16 NC01 NC62 ND09 NE03
5C080 AA06 BB05 DD03 FF11 FF12
JJ02 JJ06
5C094 AA04 AA07 AA24 AA48 AA53
AA55 BA03 BA27 CA19 CA25
DA09 DB01 DB04 EA04 FA01
FB01 FB20